

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05235446 A**

(43) Date of publication of application: 10.09.93

(51) Int. Cl. **H01S 3/096**

(21) Application number: **04039255**

(22) Date of filing: 26.02.92

(71) Applicant: **RICOH CO LTD**

(72) Inventor: TAKEYAMA YOSHINOBU
EMA HIDETOSHI
ISHIDA MASAOKI

(54) SEMICONDUCTOR LASER DRIVE CONTROL CIRCUIT

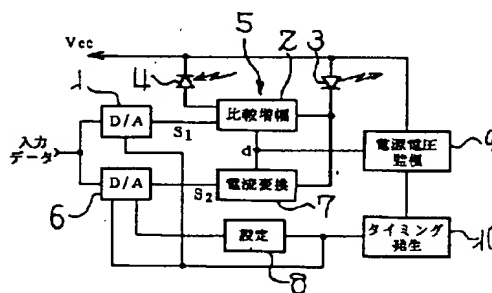
voltage and the changes of the surrounding temperature.

COPYRIGHT: (C)1993,JPO&Japio

(57) Abstract:

PURPOSE: To prevent the missetting of a luminous level command signal by surge current at the time of power application and under unstable circuit conditions, by comparing the magnitudes of a constant potential and a potential of a power voltage minus a constant voltage, and generating a timing signal for generating a luminous level command signal, when the constant potential side is smaller.

CONSTITUTION: A power voltage monitor circuit 9 compares the magnitudes of a constant potential and a potential of a power voltage V_{cc} minus a constant voltage, and judges whether or not the power voltage V_{cc} is higher than a specified potential. If the constant potential is lower, a timing signal generator circuit 10 is started. On the other hand, if the constant potential is higher, a specified command signal is outputted to a comparison amplifier 2 and a current transformer 7, and control is performed so that driving current may not flow in a semiconductor laser 3. Consequently, it becomes possible to drive the semiconductor laser stably without missetting caused by the variance of the power



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-235446

(43)公開日 平成5年(1993)9月10日

(51)Int.Cl.⁵

H01S 3/096

識別記号

庁内整理番号

7131-4M

FI

技術表示箇所

審査請求 未請求 請求項の数6(全 9 頁)

(21)出願番号 特願平4-39255

(22)出願日 平成4年(1992)2月26日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 竹山 佳伸

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

(72)発明者 江間 秀利

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

(72)発明者 石田 雅章

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

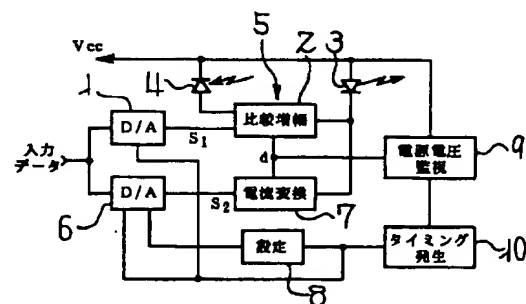
(74)代理人 弁理士 柏木 明 (外1名)

(54)【発明の名称】 半導体レーザ駆動制御回路

(57)【要約】

【目的】 電源投入時のサージ電流や回路不安定状態での、発光レベル指令信号の誤設定を防止し、高い制御精度を簡易な構成で達成すること。

【構成】 受光素子4で検知の受光信号と第1の発光レベル指令信号 S_1 とが等しくなるように半導体レーザ3の順方向電流を制御する光・電気負帰還ループ5と、受光信号と発光レベル指令信号 S_1 とが等しくなるように半導体レーザ3の光出力・順方向電流特性等の特性に基づいた第2の発光レベル指令信号 S_2 を順方向電流に変換する変換手段7とを備え、光・電気負帰還ループ5の制御電流と変換手段7で生成の電流との和電流で半導体レーザ3を駆動制御するものにおいて、一定電位と電源電圧 V_{cc} から一定電圧降下した電位との大小を比較する電位比較部を有する電源電圧監視回路9と、一定電位側が小さい時に起動されて発光レベル指令信号 S_2 生成用のタイミング信号を生成するタイミング信号発生回路10とを設けた。



【特許請求の範囲】

【請求項1】 半導体レーザの光出力を受光検知する受光素子と、この受光素子により検知されて得られる半導体レーザの光出力に比例した受光信号と第1の発光レベル指令信号とが等しくなるように前記半導体レーザの順方向電流を制御する光・電気負帰還ループと、前記受光信号と前記第1発光レベル指令信号とが等しくなるように前記半導体レーザの光出力・順方向電流特性、前記受光素子と前記半導体レーザの光出力との結合係数、及び前記受光素子の光入力・受光信号特性に基づいた第2の発光レベル指令信号を前記半導体レーザの順方向電流に変換する変換手段とを備え、前記光・電気負帰還ループの制御電流と前記変換手段により生成された電流との和電流により前記半導体レーザを駆動制御するようにした半導体レーザ駆動制御回路において、一定電位と電源電圧から一定電圧降下した電位との大小を比較する電位比較部を有する電源電圧監視回路と、前記一定電位側が小さい時に起動されて前記第2の発光レベル指令信号を生成するためのタイミング信号を生成するタイミング信号発生回路とを設けたことを特徴とする半導体レーザ駆動制御回路。

【請求項2】 電位比較部による比較の結果、一定電位側が大きい時には半導体レーザに対する駆動電流を遮断するスイッチ素子を有する電源電圧監視回路としたことを特徴とする請求項1記載の半導体レーザ制御回路。

【請求項3】 ダイオード接続された第1トランジスタのベースとこの第1トランジスタのエミッタ面積より小さいエミッタ面積を有する第2トランジスタのベースとを接続し、前記第1トランジスタのエミッタを第1抵抗を介して前記第2トランジスタのエミッタに接続し、前記第1トランジスタのコレクタを第2抵抗を介して前記第2トランジスタのコレクタに接続してこの第2トランジスタのエミッタ・コレクタ間に一定電圧を生成する2つの電圧生成部と、負端子側がグラウンドに接続された一方の電圧生成部の正端子と電源との間に接続した第3抵抗と第4抵抗との接続中点に一方の入力が接続され、正端子が電源に接続された他方の電圧生成部の負端子とグラウンドとの間に接続した第5抵抗と定電流源との接続中点に他方の入力が接続された2入力差動スイッチによる電位比較部とを有する電源電圧監視回路としたことを特徴とする請求項1又は2記載の半導体レーザ駆動制御回路。

【請求項4】 一定電圧を生成する2つの電圧生成部と、負端子側がグラウンドに接続された一方の電圧生成部の正端子と電源との間に接続した第1抵抗と第2抵抗との接続中点に一方の入力が接続され、正端子が電源に接続された他方の電圧生成部の負端子に第3抵抗を介して他方の入力が接続された2入力差動スイッチによる電位比較部と、この2入力差動スイッチの片方の入出力間に接続されたカレントミラーとを有する電源電圧監視回路

としたことを特徴とする請求項1又は2記載の半導体レーザ駆動制御回路。

【請求項5】 回路起動後、光・電気負帰還ループの制御時間よりも長く設定された一定時間だけタイミング信号を発生させるタイミング信号発生回路としたことを特徴とする請求項1, 2, 3又は4記載の半導体レーザ駆動制御回路。

【請求項6】 タイミング信号の発生期間中は、半導体レーザの光出力が最大となるように第1の発光レベル指令信号を強制的に最大レベルとさせる発光レベル指令信号生成手段を設けたことを特徴とする請求項5記載の半導体レーザ駆動制御回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、レーザプリンタ、レーザファクシミリ等のように半導体レーザを用いた光書き込み装置に用いられる半導体レーザ駆動制御回路に関する。

【0002】

【従来の技術】 半導体レーザは小型であり、かつ、駆動電流により高速変調を直接行えることから、近年、レーザプリンタ等の光書き込み装置の光源として広く利用されている。

【0003】 ここに、半導体レーザはその光出力・順方向電流特性が温度により著しく変化するので、半導体レーザの光出力を所望値に設定しようとする場合に問題となる。そこで、種々のAPC回路（自動パワー制御回路）が提案されているが、中でも、光・電気負帰還ループを利用した特開平2-205375号公報に示されるような駆動制御方式が、高速・高精度・高分解能の点で有望といえる。

【0004】 一方、半導体レーザを駆動させる場合、電源投入時におけるサージ電流や回路不安定状態での過大電流による半導体レーザの劣化を防止するため、通常は、スタートアップ回路等の半導体レーザ保護回路が設けられている。

【0005】

【発明が解決しようとする課題】 ところが、このような保護回路の多くは、コイル、コンデンサ等でフィルタを形成したものであり、フィルタ値が大きくなるため、駆動制御回路を構成するIC内部に組み込めず、外付け部品となり、回路の実装面積が大きくなってしまふ。これでは、小型である半導体レーザの特徴を損なうものとなる。

【0006】

【課題を解決するための手段】 請求項1記載の発明では、半導体レーザの光出力を受光検知する受光素子と、この受光素子により検知されて得られる半導体レーザの光出力に比例した受光信号と第1の発光レベル指令信号とが等しくなるように前記半導体レーザの順方向電流を

制御する光・電気負帰還ループと、前記受光信号と前記第1発光レベル指令信号とが等しくなるように前記半導体レーザの光出力・順方向電流特性、前記受光素子と前記半導体レーザの光出力との結合係数、及び前記受光素子の光入力・受光信号特性に基づいた第2の発光レベル指令信号を前記半導体レーザの順方向電流に変換する変換手段とを備え、前記光・電気負帰還ループの制御電流と前記変換手段により生成された電流との和電流により前記半導体レーザを駆動制御するようにした半導体レーザ駆動制御回路において、一定電位と電源電圧から一定電圧降下した電位との大小を比較する電位比較部を有する電源電圧監視回路と、前記一定電位側が小さい時に起動されて前記第2の発光レベル指令信号を生成するためのタイミング信号を生成するタイミング信号発生回路とを設けた。

【0007】請求項2記載の発明では、請求項1記載の発明の電源電圧監視手段を、電位比較部による比較の結果、一定電位側が大きい時には半導体レーザに対する駆動電流を遮断するスイッチ素子を有するものとした。

【0008】これらの発明において、請求項3記載の発明では、ダイオード接続された第1トランジスタのベースとこの第1トランジスタのエミッタ面積より小さいエミッタ面積を有する第2トランジスタのベースとを接続し、前記第1トランジスタのエミッタを第1抵抗を介して前記第2トランジスタのエミッタに接続し、前記第1トランジスタのコレクタを第2抵抗を介して前記第2トランジスタのコレクタに接続してこの第2トランジスタのエミッタ・コレクタ間に一定電圧を生成する2つの電圧生成部と、負端子側がグランドに接続された一方の電圧生成部の正端子と電源との間に接続した第3抵抗と第4抵抗との接続中点に一方の入力が接続され、正端子が電源に接続された他方の電圧生成部の負端子とグランドとの間に接続した第5抵抗と定電流源との接続中点に他方の入力が接続された2入力差動スイッチによる電位比較部とを有する電源電圧監視回路とした。

【0009】また、請求項4記載の発明では、一定電圧を生成する2つの電圧生成部と、負端子側がグランドに接続された一方の電圧生成部の正端子と電源との間に接続した第1抵抗と第2抵抗との接続中点に一方の入力が接続され、正端子が電源に接続された他方の電圧生成部の負端子に第3抵抗を介して他方の入力が接続された2入力差動スイッチによる電位比較部と、この2入力差動スイッチの片方の入出力間に接続されたカレントミラーとを有する電源電圧監視回路とした。

【0010】さらに、請求項5記載の発明では、回路起動後、光・電気負帰還ループの制御時間よりも長く設定された一定時間だけタイミング信号を発生させるタイミング信号発生回路とした。

【0011】請求項6記載の発明では、タイミング信号の発生期間中は、半導体レーザの光出力が最大となるよ

うに第1の発光レベル指令信号を強制的に最大レベルとさせる発光レベル指令信号生成手段を設けた。

【0012】

【作用】請求項1記載の発明によれば、電源電圧監視回路を設けて、一定電位と電源電圧から一定電圧降下した電位との大小を比較し、一定電位のほうが小さくて電源電圧が所定値であることを確認してから、タイミング信号発生回路を起動させてタイミング信号を出力させ、このタイミングで半導体レーザの光出力・順方向電流特性等に基づいた第2の発光レベル指令信号を生成させることで、電源電圧のバラツキや環境温度変化による誤設定のない、安定した半導体レーザの駆動が可能となる。

【0013】この際、請求項2記載の発明では、一定電位のほうが大きい時には電源電圧がまだ所定電圧以下であると判断してスイッチ素子により半導体レーザの駆動電流を遮断するので、簡易で実装面積を小さくし得る電源電圧監視回路を付加するだけで、電源投入時の半導体レーザの劣化を防止し、高速・高精度・高分解能な駆動制御機能を安定して発揮させることができる。

【0014】また、請求項3記載の発明によれば、このような機能を果たす電源電圧監視回路を電圧生成部を含めてトランジスタと抵抗だけで構成したので、駆動制御回路用のIC内部に組み込むことも可能となり、小型化を促進し得るものとなる。

【0015】一方、請求項4記載の発明によれば、電位比較部をなす2入力差動スイッチの片側出力としてカレントミラーを設けて、このカレントミラー出力による電圧を2入力差動スイッチの片側の入力電圧として加えるようにしたので、2入力差動スイッチのスイッチングがより高速に行われるものとなり、電源電圧監視が良好に行なわれる。

【0016】さらに、請求項5記載の発明によれば、電源立上げ時の一定時間内において常に半導体レーザの光出力・順方向電流特性等に基づいた電流の設定を行うので、経時変化や環境温度変化などがあっても、良好なる変換電流が得られ、光出力の高速制御が可能なものとなる。

【0017】また、請求項6記載の発明によれば、タイミング信号発生期間中には半導体レーザの光出力が最大となるように第1の発光レベル指令信号を強制的に最大レベルとさせて半導体レーザの光出力・順方向電流特性等に基づいた電流の設定を行うので、設定光量のフルスケールにおける如何なる光量に対しても最適な変換電流が得られ、やはり、光出力の高速制御が可能となる。

【0018】

【実施例】本発明の一実施例を図面に基いて説明する。まず、発光レベル指令信号生成手段となるD/A変換器1により生成された第1の発光レベル指令信号S₁は比較増幅器2に入力され、制御対象となる半導体レーザ3の光出力の一部が受光素子4によりモニタされる。

ここに、比較増幅器 2 と半導体レーザ 3 と受光素子 4 とは光・電気負帰還ループ 5 を形成しており、比較増幅器 2 は受光素子 4 に誘起された光起電流（半導体レーザ 3 の光出力に比例する）に比例する受光信号と前記第 1 の発光レベル指令信号 S_1 とを比較して、その結果により半導体レーザ 3 の順方向電流を受光信号と第 1 の発光レベル指令信号 S_1 とが等しくなるように制御する。

【0019】また、D/A変換器 6 により生成された第 2 の発光レベル指令信号 S_2 が入力される電流変換器（変換手段）7 が設けられている。この電流変換器 7 は前記受光信号と第 1 の発光レベル指令信号 S_1 とが等しくなるように、半導体レーザ 3 の光出力・順方向電流特性、受光素子 4 と半導体レーザ 3 の光出力との結合係数、及び、受光素子 4 の光入力・順方向電流特性に基づき設定回路 8 で予め設定された電流に比例した第 2 の発光レベル指令信号 S_2 に従い、半導体レーザ 3 の順方向電流を出力するものである。よって、この電流変換器 7 の出力電流と比較増幅器 2 から出力される制御電流との和電流が半導体レーザ 3 の順方向電流となって制御されることになる。

【0020】このような半導体レーザ制御回路に対して、本実施例では、電源電圧監視回路 9 とタイミング信号発生回路 10 とが付加されている。この電源電圧監視回路 9 は一定電位と、電源電圧 V_{cc} から一定電圧降下した電位との大小を比較することで、電源電圧 V_{cc} が所定電位以上であるか否かを判断する機能を有し、一定電位のほうが小さければ電源電圧 V_{cc} が所定電位以上に立上っていると判断し、前記タイミング信号発生回路 10 に信号を出力してこのタイミング信号発生回路 10 を起動させる機能を持つ。前記設定回路 8 は起動されたタイミング信号発生回路 10 から出力されるタイミング信号により上述したような設定を行うことになる。

【0021】一方、本実施例の電源電圧監視回路 9 は、電位比較の結果、一定電位のほうが大きい状態では電源電圧 V_{cc} がまだ所定電位以下であると判断して、前記比較増幅器 2 及び電流変換器 7 に所定の指令信号を出力し、半導体レーザ 3 に駆動電流が流れないように制御する機能も有する。

【0022】このような機能を果たす電源電圧監視回路 9 は、例えば図 2 に示すように構成される。まず、電位比較部を形成する 2 入力差動スイッチ 11 が定電流源 12 を介して電圧 V_{cc} なる電源に接続されている。2 入力差動スイッチ 11 を構成する一方のトランジスタ Q_1 のベース（一方の入力）は、電源と負端子側がグランドに接続された一定電圧 V_r の電圧生成部 13 の正端子との*

$$V_s = (2 + R_2/R_1) \cdot V_r + (1 + R_2/R_1) \cdot V_2 \quad \dots\dots\dots(1)$$

のように設定される。

【0027】また、電源電圧 V_{cc} が

$$V_a \leq V_{cc} - V_b$$

なる関係を満たすようになり、電源電圧 V_{cc} が(1)式で

*間に直列に接続した抵抗 R_1 、 R_2 の接続中点に接続されている。即ち、トランジスタ Q_1 のベースには抵抗 R_2 を介して一定電位 V_r が与えられている。また、2 入力差動スイッチ 11 を構成する他方のトランジスタ Q_2 のベース（他方の入力）は、正端子が電源に接続された一定電圧 V_r の電圧生成部 14 の負端子とグランドとの間に直列に接続した抵抗 R_3 と定電流源 15 との接続中点に接続されている。即ち、トランジスタ Q_2 のベースには電源電圧 V_{cc} から一定電圧降下した電位 ($V_{cc} - V_r$) が与えられている。

【0023】また、2 入力差動スイッチ 11 の一方のトランジスタ Q_1 のコレクタには、ダイオード接続されたトランジスタ Q_3 が接続され、トランジスタ Q_4 とカレントミラー 16 が形成されている。このトランジスタ Q_4 からの出力信号（コレクタ電流 i ）が前記タイミング信号発生回路 10 に入力され、このタイミング信号発生回路 10 を起動させるものとなる。

【0024】一方、2 入力差動スイッチ 11 の他方のトランジスタ Q_2 のコレクタにはダイオード接続されたトランジスタ Q_5 が接続され、請求項 2 記載の発明にいうスイッチ素子となるトランジスタ Q_6 とカレントミラー 17 が形成されている。このトランジスタ Q_6 の出力（コレクタ）は前記半導体レーザ 3 に対する駆動トランジスタ Q_7 による駆動電流を制御するための比較増幅器 2 及び電流変換器 7 内の制御部 d 点に接続されている。ここに、d 点に接続されたトランジスタ Q_8 のベース a には発光レベル指令信号に対応した信号が入力される。

【0025】このような構成において、その動作を説明する。まず、抵抗 R_2 の端子間電圧を V_1 、抵抗 R_3 の端子間電圧を V_2 とすると、トランジスタ Q_1 のベースはグランドに対して一定電圧 $V_a (=V_r + V_1)$ 上がった電位であるのに対し、トランジスタ Q_2 のベースは電源電圧 V_{cc} から一定電圧 $V_b (=V_r + V_2)$ 下がった電位であるので、電源電圧 V_{cc} が

$V_a > V_{cc} - V_b$ なる関係を満たすと、トランジスタ Q_2 のベース電位が、トランジスタ Q_1 のベース電位よりも低いため、トランジスタ Q_1 がオフ状態でトランジスタ Q_2 がオン状態となる。よって、カレントミラー 17、即ちトランジスタ Q_5 、 Q_6 に電流が流れ、トランジスタ Q_6 により d 点の電位を引下げるので、駆動トランジスタ Q_7 がオフし、半導体レーザ 3 には駆動電流が流れない。

【0026】ここに、2 入力差動スイッチ 11 がスイッチングする電位 V_s は、

求められる電位 V_s 以上となると、トランジスタ Q_1 側がオンしトランジスタ Q_2 側がオフすることで、定電流源 12 の電流 I_0 に比例した電流がトランジスタ Q_4 に流れ、タイミング信号発生回路 10 を起動させることにな

る。同時に、トランジスタQ₆が関与しない状態となり、d点の電位がトランジスタQ₆により制御されるものとなる。即ち、図1で説明したように、半導体レーザ3には発光レベル指令信号に応じた駆動電流が流れ、所望の光出力が得られるものとなる。

【0028】ところで、電源電圧監視回路9中に含まれる電圧生成部13、14としては、図3に示すようにトランジスタと抵抗とにより構成することができる。これは、請求項3記載の発明に相当するものである。即ち、ダイオード接続されたトランジスタQ₉のベースとトランジスタQ₁₀のベースとを接続し、トランジスタQ₉のエミッタを抵抗R₄を介してトランジスタQ₁₀のエミッタに接続し、トランジスタQ₉のコレクタを抵抗R₅を介してトランジスタQ₁₀のコレクタに接続してこのトランジスタQ₁₀のエミッタ・コレクタ間に一定電圧V_rを生成させるようにしたものである。ここに、トランジスタQ₉のエミッタ面積はトランジスタQ₁₀のエミッタ面積のk倍(kは1よりも大きな値)とされている。

【0029】このような電圧生成部13、14の構成において、いま、電源電圧V_{cc}がトランジスタQ₉のバンドギャップ以上の電圧であり、トランジスタQ₉、Q₁₀の各々のベース・エミッタ間電圧をV_{BE}(Q₉)、V_{BE}(Q₁₀)とすると、抵抗R₄の端子間電圧V_eは、 $V_t = 0.08617 \times \text{絶対温度}(\text{mv})$ とすると、 $V_e = V_{BE}(Q_{10}) - V_{BE}(Q_9) = V_t \cdot \ln(k)$ となる。従って、トランジスタQ₁₀のエミッタ・コレクタ間に発生する電圧V_rは、 $V_r = V_e + V_{BE}(Q_9) + (R_5/R_4) \cdot V_e = (1 + R_5/R_4) \cdot V_t \cdot \ln(k) + V_{BE}(Q_9)$ として求まり、抵抗比R₅/R₄とトランジスタQ₉、Q₁₀のエミッタ面積比kとにより、ほぼ一定となることが判る。

【0030】よって、図2に示した電源電圧監視回路9において、電圧生成部13、14を図3のような回路構成のものとするれば、全てをトランジスタと抵抗とにより構成できるものとなり、半導体レーザ駆動制御回路用のIC内部に組み込めるものとなり、小型化が促進される。

【0031】ところで、電源投入時に電源電圧V_{cc}が徐々に立ち上がる場合を考える。電源電圧V_{cc}がトランジスタQ₉のバンドギャップ以下の電圧でトランジスタQ₁₀による一定電圧V_rが生成されない状態では、トランジスタQ₁のベース電位は抵抗R₁により電源電圧V_{cc}に従い上昇するが、トランジスタQ₂のベース電位は電源に接続された電圧生成部14がオフ状態であり定電流源15にも電流が流れないため、ほぼ0であり、トランジスタQ₂がオン状態となる。即ち、一定電圧V_rが生成されない場合であっても、2入力差動スイッチ11においてトランジスタQ₂側のオンが確保され、半導体レーザ3に電流が流れないものとなり、回路不安定状態での過

大電流による半導体レーザ3の劣化が確実に防止される。一定電圧V_rが生成された後は、前述したように(1)式の関係を電源電圧V_{cc}が満たすまでトランジスタQ₂側のオン状態、即ち半導体レーザ3の駆動電流遮断状態が維持される。

【0032】さらに、電源電圧監視回路9に関しては、図4に示すように、図2に示した定電流源15に代えて、トランジスタQ₁₁を設け、トランジスタQ₅、Q₁₁によるカレントミラー18をトランジスタQ₂の入出力間(コレクタ・ベース間)に接続したものとしてもよい。これは、請求項4記載の発明に相当する。

【0033】このような構成によれば、電源電圧V_{cc}が設定電位近傍に達すると、トランジスタQ₅に流れる電流が減少し、これに伴いトランジスタQ₁₁に流れる電流も減少する。すると、抵抗R₃による電圧降下が減少するため、トランジスタQ₂のベース電位が上昇し、トランジスタQ₂がオフしトランジスタQ₁がオンするスイッチング動作が素早く行なわれ、通常の駆動制御に移行するものとなる。

【0034】また、本実施例で用いるタイミング発生回路10としては、例えば図5に示すように構成される。即ち、電源電圧監視回路9中のトランジスタQ₄からの電流iが入力されて時定数 $\tau_0 = C_0 R_0$ なる時定数回路19が接続されたコンパレータ20と、時定数 $\tau_1 = C_1 R_1$ なる時定数回路21が接続されたコンパレータ22とを2段接続し、各々のコンパレータ20、22がタイミング信号t₀、t₁を出力するようにしたものである。

【0035】このような構成において、トランジスタQ₄から電流iが入力されると、時定数回路19の時定数 τ_0 で電圧V₀に変換されてコンパレータ20に入力される。ここで、設定電位V_{th}を越えると、図6に示すようにタイミング信号t₀が生成される。さらに、このタイミング信号t₀は容量C₁を時定数 τ_1 で充電し、その充電電位V₁が設定電位V_{th}を越えると、図6に示すようにコンパレータ22によりタイミング信号t₁が生成出力される。

【0036】設定回路8ではこのようなタイミング信号が発生している期間t、即ち、 $t = t_1 - t_0$ の期間中に、半導体レーザ3の光出力・順方向電流特性、受光素子4と半導体レーザ3の光出力との結合係数、及び受光素子4の光入力・受光信号特性に基づいた信号を設定するものとなる。タイミング信号t₁以降は、入力データによる設定信号に比例した第2の発光レベル指令信号S₂に応じて、電流変換器7が半導体レーザ3の駆動電流に変換して出力する。ここに、タイミング信号tの発生期間は、光・電気負帰還ループ5の制御時間よりも長く設定されている。よって、電源立上げ時には、常に、一定期間t内で、半導体レーザ3の光出力・順方向電流特性等に基づいて電流の設定が行われるものとなり、経時

変化や環境温度変化があっても、良好なる変換電流が得られるものとなり、光出力の高速制御が可能となる。

【0037】 について、第1の発光レベル指令信号 S_1 を生成するためのD/A変換器（発光レベル指令信号生成手段）1の具体的構成例を図7に示す。このD/A変換器1は、一方のトランジスタのベース端子に外部からの入力データDが入力された2入力差動スイッチ23と定電流源24とによる入力部D/A25と、一方のトランジスタのベース端子が2入力差動スイッチ23の入力データD側トランジスタのコレクタに接続され他方のトランジスタのベース端子に制御信号Aが入力された2入力差動スイッチ26と定電流源27とによる制御部D/A28と、一方のトランジスタのベース端子が2入力差動スイッチ23の入力データD側でないトランジスタのコレクタに接続され他方のトランジスタのベース端子に制御信号Bが入力された2入力差動スイッチ29と定電流源30とによる制御部D/A31と、これらの制御部D/A28、31にベース端子が接続された2つのトランジスタ Q_{12} 、 Q_{13} による2入力差動スイッチ32と定電流源33による出力部D/A34とにより構成され、トランジスタ Q_{12} のコレクタから第1の発光レベル指令信号 S_1 が取出される。ここに、制御信号A、Bはタイミング信号 t_0 、 t_1 のタイミングで制御されるものである。

【0038】 このような構成により、基本的には、外部からの入力データDをD/A変換することで第1の発光レベル指令信号 S_1 が得られる。ここに、タイミング信号 t_0 が発生するまでは制御信号AはLレベル、制御信号BはHレベルであり、入力データDに関係なく、回路内部のデータ、即ち、出力部D/A34のトランジスタ Q_{12} のベース電位レベルがLレベルとなり、第1の発光レベル指令信号 S_1 は最小レベルとなり、半導体レーザ3にはオフセット電流が流れるだけとなる。

【0039】 について、タイミング信号 t_0 が発生すると、制御信号AがHレベル、制御信号BがLレベルとなり、入力データDに関係なく、出力部D/A34のトランジスタ Q_{12} のベース電位レベルがHレベルとなり、第1の発光レベル指令信号 S_1 は最大レベルとなり、半導体レーザ3にはこの第1の発光レベル指令信号 S_1 によって定められた最大の駆動電流が流れることになる。設定回路8はこのような半導体レーザ3の駆動電流の変化量を検出し、回路内の基準電流とこの変化電流との大きさを比較することにより、前述したような信号の設定を行う。実際の回路では、入力データDは5ビットであり、図7に示すような回路が5個並列に接続されて構成される。よって、タイミング信号 t の発生中に、入力データDに関係なく、常に設定できる最大の光量（5ビットデータが全てH）で電流設定を行うので、設定光量のフルスケールにおける、如何なる光量に対しても最適な変換電流が得られるものとなる。

【0040】 さらに、タイミング信号 t_1 が発生すると制御信号A、BはともにLレベルとなり、出力部D/A34のトランジスタ Q_{12} 、 Q_{13} は外部からの入力データDを受け、この入力データDに応じて第1の発光レベル指令信号 S_1 を出力する。

【0041】 なお、D/A変換器6側も図7に示すような構成のものであり、タイミング信号 t_0 、 t_1 に基づき第2の発光レベル指令信号 S_2 が制御される。

【0042】

【発明の効果】 本発明は、上述したように構成したので、請求項1記載の発明によれば、電源電圧監視回路を設けて、一定電位と電源電圧から一定電圧降下した電位との大きさを比較し、一定電位のほうが小さくて電源電圧が所定値であることを確認してから、タイミング信号発生回路を起動させてタイミング信号を出力させ、このタイミングで半導体レーザの光出力・順方向電流特性等に基づいた第2の発光レベル指令信号を生成させるようにしたことにより、電源電圧のバラツキや環境温度変化による誤設定のない、安定した半導体レーザの駆動を可能とすることができる。

【0043】 この際、請求項2記載の発明では、一定電位のほうが大きい時には電源電圧がまだ所定電圧以下であると判断してスイッチ素子により半導体レーザの駆動電流を遮断する電源電圧監視回路としたので、簡易で実装面積を小さくし得る電源電圧監視回路を付加するだけで、電源投入時の半導体レーザの劣化を防止し、高速・高精度・高分解能な駆動制御機能を安定して発揮させることができる。

【0044】 また、請求項3記載の発明によれば、このような機能を果たす電源電圧監視回路を電圧生成部を含めてトランジスタと抵抗だけで構成したので、駆動制御回路用のIC内部に組み込むことも可能となり、小型化を促進することができる。

【0045】 一方、請求項4記載の発明によれば、電位比較部をなす2入力差動スイッチの片側出力としてカレントミラーを設けて、このカレントミラー出力による電圧を2入力差動スイッチの片側の入力電圧として加えるようにしたので、2入力差動スイッチのスイッチングがより高速に行われるものとなり、電源電圧監視を良好に行い得るものとなる。

【0046】 さらに、請求項5記載の発明によれば、電源立上げ時の一定時間内において常に半導体レーザの光出力・順方向電流特性等に基づいた電流の設定を行うようにしたので、経時変化や環境温度変化などがあっても、良好なる変換電流が得られ、光出力の高速制御を可能とすることができる。

【0047】 また、請求項6記載の発明によれば、タイミング信号発生期間中には半導体レーザの光出力が最大となるように第1の発光レベル指令信号を強制的に最大レベルとさせて半導体レーザの光出力・順方向電流特性

11

12

等に基づいた電流の設定を行うようにしたので、設定光量のフルスケールにおける如何なる光量に対しても最適な変換電流が得られ、やはり、光出力の高速制御を可能とすることができる。

【図面の簡単な説明】

【図1】 本発明の一実施例を示すブロック図である。

【図2】 その電源電圧監視回路を示す回路図である。

【図3】 電圧生成部を示す回路図である。

【図4】 電源電圧監視回路の変形例を示す回路図である。

【図5】 タイミング信号発生回路を示す回路図である。

【図6】 その動作を示すタイミングチャートである。

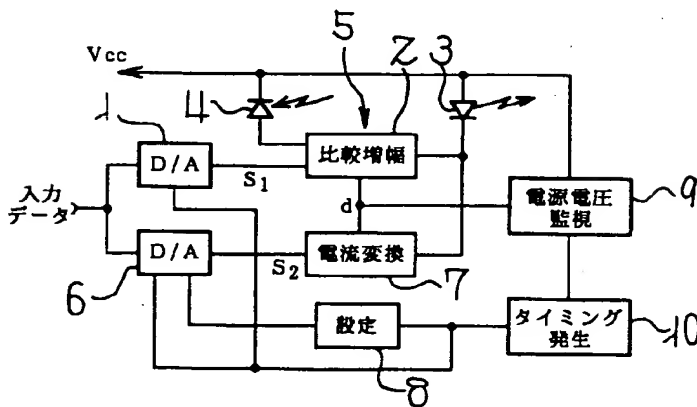
【図7】 D/A変換器構成を示す回路図である。

【符号の説明】

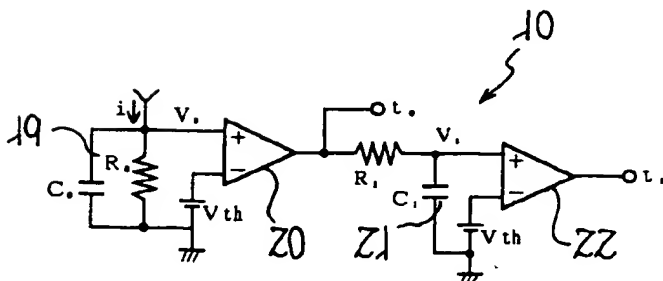
- 1 発光レベル指令信号生成手段
- 3 半導体レーザ
- 4 受光素子

- 5 光・電気負帰還ループ
- 7 変換手段
- 9 電源電圧監視回路
- 10 タイミング信号発生回路
- 11 2入力差動スイッチによる電位比較部
- 13 電圧生成部
- 14 電圧生成部
- 15 定電流源
- 17 カレントミラー
- 10 Q₆ スイッチ素子
- Q₉ 第1トランジスタ
- Q₁₀ 第2トランジスタ
- R₁ 第3抵抗
- R₂ 第4抵抗
- R₃ 第5抵抗
- R₄ 第1抵抗
- R₅ 第2抵抗

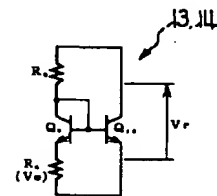
【図1】



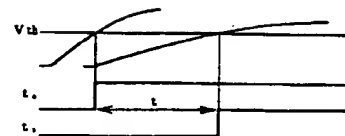
【図5】



【図3】



【図6】



The diagram shows a multi-channel current source circuit. It features a common emitter resistor R_1 connected to ground (16) and a feedback resistor R_2 connected to the output of the first channel (13). The circuit includes several transistors ($Q_1, Q_2, Q_3, Q_4, Q_5, Q_6, Q_7, Q_8, Q_9$) and resistors ($R_1, R_2, R_3, R_4, R_5, R_6, R_7, R_8, R_9$). A current source I_0 is connected to the base of Q_1 . The output of the first channel is V_r (14), and the output of the second channel is V_s (15). The circuit is powered by V_{cc} and ground (16).

[illegible]

【図7】

